



Japanese Patent Publication
No. 2585463

A. Relevance of the Above-identified Document

This document has relevance to claims 1, 3, 4, 6, 9, 11, 12, 14, 17, 18, 24, 27, 29, 33 - 36 of the present application.

B. Translation of the Relevant Passages of the Document

(PROBLEMS TO BE SOLVED BY THE INVENTION)

In order to prevent malfunction of the liquid crystal, some voltage needs to be applied to scanning lines other than the effective scanning lines.

In the method which involves a change in time axis,...

It is an object of the present invention to provide a driving method of a liquid crystal display device which does not induce an increase in size and cost of the device.

[MEANS TO SOLVE THE PROBLEMS]

...within a retrace period...

(FUNCTIONS)

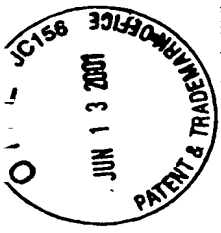
The method does not involve a change in time axis. Thus, with the driving method of the present invention, all the scanning lines can be sufficiently scanned

within one frame period T_f , without providing time-axis changing means or a memory element, and the like in the device.

...the scanning lines other than the effective scanning lines...

[EFFECTS OF THE INVENTION]

By applying non-display signals by simultaneously selecting a plurality of scanning lines within a retrace period T_b , it is not required to change the time axis. As a result, it is possible to carry out driving effectively for various numbers of effective scanning lines, without resulting in an increase in size and cost of the device.



(19) 日本国特許庁 (J P) (12) 特 許 公 報 (B 2)

(11) 特許番号

第2585463号

(45) 発行日 平成9年(1997)2月26日

(24) 登録日 平成8年(1996)11月21日

技術的表示箇所			
(5) Int. Cl.	識別記号	片内整理番号	P I
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133
G 0 9 G 3/36			G 0 9 G 3/36
H 0 4 N 5/68	1 0 2		H 0 4 N 5/68

請求項の数1(全11頁)	
(21) 出願番号	特願平2-290749
(22) 出願日	平成2年(1990)10月30日
(65) 公開番号	特開平4-165329
(43) 公開日	平成4年(1992)6月11日
(73) 特許権者 99099999	
株式会社京芝	
神奈川県横浜市西区堀川町72番地	
(72) 発明者	
富田 修	
神奈川県横浜市西区新杉田町8番地	
(72) 発明者	
宮本 宏明	
神奈川県横浜市西区堀川町72番地 株式会社京芝堀川町工場内	
(74) 代理人	
井理士 外川 英明 (外1名)	
審査官	
井口 健二	
(56) 参考文献	
特開 昭62-200231 (J P, A)	
特開 平2-53026 (J P, A)	

(54) [発明の名称] 液晶表示装置の駆動方法

(57) [特許請求の範囲] 目

[請求項1] 複数の走査線により構成される表示領域を備え、前記走査線と入力映像信号の有効走査線とが等しい第1の表示モードと、前記走査線より有効走査線が少なく第2の表示モードとを備えた液晶表示装置の駆動方法において、前記第2の表示モードは、1フレーム期間内の端線期間内に前記有効走査線以外の前記走査線を複数本同時に走査することを特徴とした液晶表示装置の駆動方法。

[発明の詳細な説明]

[発明の目的]

(産業上の利用分野)

本発明は、液晶表示装置の駆動方法に係り、特に入力映像信号の有効走査線が異なる表示可能な液晶表示装置の駆動方法に関する。

(従来の技術)

近年、液晶表示装置は小型、低消費電力等の利点を生かして、テレビ、パーソナルワードプロセッサ、パーソナルコンピュータ等のディスプレイとして数多く使用されるようになってきた。
中でも、各画素毎に非線形要素が設けられたアクティブマトリックス型液晶表示装置は、各画素毎に設けられた非線形要素をスイッチング駆動させることにより、走査線を増加させても高画質な表示が可能であることから、注目されている。
このアクティブマトリックス型液晶表示装置について、第1図を参照して説明する。

第1図は、アクティブマトリックス型液晶表示装置(1)の概略構成図に示すもので、信号電極駆動回路(101)に接続されたn本の信号電極Xi (i=1,2,...,

(2)

n) (11) と、走査電極駆動回路 (201) に接続されたm本の走査電極Yj (j=1,2,...,m) (21) がマトリックス状に配置されており、各交点には薄膜トランジスタ (31) に接続された画素電極 (41) が設置されている。

そして、一つの走査電極Yj (21) に接続される複数の画素電極 (41) によってm本の走査線Yj (j=1,2,...,m) は構成されている。

この薄膜トランジスタ (31) は、ゲート電極 (31a) が走査電極Yj (21) に、ソース電極 (31b) が信号電極Xi (11) に、ドレイン電極 (31c) が画素電極 (41) に接続されており、ゲート電極 (31a) に入力される走査電極駆動回路 (201) からのゲートパルス印に依りてソース電極 (31b) とドレイン電極 (31c) 間のオン/オフ制御が成されるものである。

そして、このような液晶表示装置 (1) は次のように動作する。即ち、信号電極駆動回路 (101) には、映像信号Siが入力され、デジタルあるいはアナログ処理された1表示画素信号が1走査期間毎に各信号電極Xi (1) に印加される。

この映像信号Siは、1フレーム期間Tfが表示期間Tfdと端線期間Tleとによって構成されるもので、この端線期間Tleは、CRTディスプレイを想定して、端線が走査開始位置に収まる時間を考慮して設けられている。

また、走査電極駆動回路 (201) には、走査スタート信号ST、この走査スタート信号STを各走査電極Yj (21) に転送するためのシフトクロックCKとが入力される。これにより、各走査電極Yj (21) が順次選択され、1フレーム期間Tfで1画面が構成されることとなる。

(発明が解決しようとする課題)

ところで、近年では表示領域を構成する走査線 (以下、有効走査線と称する。) の数は、使用されるソフトウェア等により200本ものから480本まで様々である。自己発光型のブラウン管あるいはプラズマディスプレイ等は、有効走査線以外の走査線については自動的に黒が表示されるため、走査を行う必要がない。しかし、液晶表示装置は自己発光型ではないため、液晶の駆動作

を防止するために有効走査線以外の走査線についても何等かの電圧を印加する必要がある。

このため、液晶表示装置では非表示領域を構成する走査線についても走査し、非表示信号を印加する必要がある。

例えば、走査線数が400本の液晶表示装置のうち、全走査線の半数の200本を有効走査線として使用して表示を行う場合、ブラウン管では200本の有効走査線のみを走査するのに対して、液晶表示装置では表示に使用されない走査線についても走査する必要がある。

このため、200本の走査線を走査する1走査期間Tfdを全走査線を順次走査すると、1フレーム期間Tf内に全走査線を走査することができなくなってしまう。

数が少ない場合、1走査期間を短縮して全走査線について走査する方法、即ち時間軸を変更して走査する方法がある。

しかし、このような時間軸の変更を伴う方法では、装置内に時間軸変更手段が必要である他、フレームメモリ等の記憶素子を持たせて1表示画面の映像信号Siを一度メモリさせた後に順次出力させる必要がある。

このため、上述したような時間軸の変更を伴う駆動方法では、時間軸変更手段あるいは記憶素子を持たせる必要から、装置の大型化、高コスト化を招くため、好ましい方法とはいえない。

本発明は上述した課題に鑑みなされたもので、全走査線より有効走査線数が少ない表示を行う場合であっても、装置の大型化あるいは高コスト化を招くことなく液晶表示装置の駆動方法を提供することを目的としたものである。

[発明の構成]

(課題を解決するための手段)

本発明は、複数の走査線により構成される表示領域を備え、走査線と入力映像信号の有効走査線とが等しい第1の表示モードと、走査線より有効走査線数が少ない第2の表示モードとを備えた液晶表示装置の駆動方法であって、第2の表示モードは、1フレーム期間内の端線期間内に有効走査線以外の走査線を複数本同時に走査することを特徴としたものである。

(作用)

上述したように、全走査線より有効走査線が少ない表示を行う場合、本発明の液晶表示装置の駆動方法では1フレーム期間Tf内の端線期間Tle内に有効走査線以外の走査線を複数本同時に走査するのである。

このようにして液晶表示装置を駆動することにより、全走査線より入力映像信号の有効走査線数が少ない場合であっても、時間軸の変更等を伴う必要がない。これにより、本発明の駆動方法によれば、装置内部に時間軸変更手段あるいは記憶素子等を設ける必要なく、1フレーム期間Tf内に全走査線を十分に走査することが可能となる。

有効走査線以外の走査線には、例えば0V印加時に黒表示となる液晶表示装置であれば、非表示領域に0Vの電圧を印加することにより、表示領域と非表示領域との間で高いコントラスト特性を得ることができ、本発明の駆動方法には特に好ましい。

また、有効走査線以外の走査線を走査するタイミングとしては、1フレーム期間Tf内の端線期間Tle内であればいつでも良い。また、有効走査線以外の走査線を一括して走査するものであっても、あるいは複数に分割して走査するものであっても良いが、装置構成の簡便化を考慮すると一括して走査することが好ましい。

(実施例)

以下、本発明の一実施例の液晶表示装置の駆動方法に

(3)

ついで図面を参照して説明する。

第1図は本発明の液晶表示装置の駆動方法を実施するための一実施例の液晶表示装置(1)の概略構成図を示すもので、信号電極駆動回路(101)に接続された640本の信号電極X(1=1,2,...,640)(11)と、走査電極駆動回路(201)に接続された480本の走査電極Y(1=1,2,...,480)(21)がマトリックス状に配置されており、各交点には薄膜トランジスタ(31)に接続された画素電極(41)が設置されている。

そして、一つの走査電極Y(21)に接続される複数の画素電極(41)によって走査線PJ(1=1,2,...,480)(図示せず)は構成されることとなる。

この薄膜トランジスタ(31)は、ゲート電極(31a)が走査電極Y(21)に、ソース電極(31b)が信号電極X(1=1,...,640)(11)に、ドレイン電極(31c)が画素電極(41)に接続されており、ゲート電極(31a)に入力される走査電極駆動回路(201)からのゲートパルス印に、ソース電極(31b)とドレイン電極(31c)間のオン/オフ制御されるものである。また、各画素電極(41)に対応する方向電極(51)とによって液晶組成物(61)が挟持されており、画素電極(41)と方向電極(51)との間の電位差がV₀Vの時に黒表示となる液晶表示装置(1)とした。

この液晶表示装置(1)を用いて、第2図に示すように全走査線PJ(1=1,2,...,480)(22)数480本のうち表示領域(24)が400本の有効走査線PJ(1=1,2,...,400)によって構成される第2の表示モードについて説明する。

信号電極駆動回路(101)には、第3図に示す表示信号(83)と非表示信号(81)とを有する映像信号SIGが入力され、1操作期間毎に1走査線PJ(22)分の映像信号SIGが各信号電極X(11)に順次出力される。また、走査電極駆動回路(201)からは、第3図に示すゲートパルス印が1走査期間毎に各走査電極Y(21)に順次印加される。

これにより、表示期間T₀内に有効走査線PJは順次走査され、表示領域(24)に表示信号が示される。

また、帰線期間T₀内に非表示領域(25)の走査線PJ(1=401,402,...,480)は一括して走査され、非表示領域(25)は黒表示となる。

このようにして1フィールド期間T₀内に全走査線PJ(1=1,2,...,480)(22)について走査が行われ、1表示画面が構成されることとなる。

次に、このようなゲートパルス印を発生させるための走査電極駆動回路(201)の具体的な構成について参照して説明する。

第4図は主走査電極駆動回路(201)の要部等価回路図を示すもので、ST信号端子(213)からの走査スタート信号STをCK信号端子からのクロック信号CKによって順次転送するように接続された、480個のDフリップフロ

(4)

の走査線PJによって構成される非表示領域(25)、(25)とを備えている。

このような表示は、例えば第6図に示すゲートパルス印により各走査電極Y(21)を選択し映像信号SIGを印加することにより、容易に可能とできる。

第6図に示す映像信号SIGは、1フレーム期間T₀が表示期間T₀と帰線期間T₀によって成るもので、表示期間T₀は表示信号(83)と非表示信号(81)とによって構成されている。

第6図に示されるゲートパルス印が1走査期間毎に順次走査電極Y(21)に印加され、有効走査線PJ(1=1,2,...,440)により表示情報の表示が行われる。

そして、1フレーム期間T₀内の帰線期間T₀内に、第6図に示されるゲートパルス印により有効走査線PJ(1=1,2,...,440)以外の走査線PJ(1=1,2,...,40)が構成されることとなる。

次に、このような駆動を可能ならしめるための液晶表示装置(1)の走査電極駆動回路(201)の一実施例を示す。第7図の走査電極駆動回路(201)の等価回路図を参照して説明する。

Dフリップフロップ701J(1=1,2,...,480)(303)によってシフトレジスタが構成されており、初段のDフリップフロップ701I(303)には、入力端子(317)から入力される入力信号Dが入力され、入力端子(319)から入力されるシフトクロックCK2によって順次転送される。

この各Dフリップフロップ701J(303)の各出力端子Qは、初段のDフリップフロップ701I(303)の入力となると共に、2つの入力の選択が可能なスイッチ素子SJ(1=1,2,...,480)(305)を制御するように各スイッチ素子SJ(305)に接続されている。そして、初段のスイッチ素子SJ(305)の一方の入力端子には入力端子(311)からの信号Dが入力とされるように接続されており、他のスイッチ素子SJ(305)の入力端子にはDフリップフロップ702J(1=1,2,...,479)(307)の出力端子Qが接続されている。また、スイッチ素子SJ(305)の他方の入力端子には、入力端子(315)からの信号D2を入力とされるように接続されている。

またDフリップフロップ702J(307)の入力端子Dは隣接するスイッチ素子SJ(305)の出力端子に接続され、と共に、バッファ8PJ(1=1,2,...,480)(309)を紹介して各走査電極Y(21)に接続されて走査電極駆動回路(201)は構成されている。

そして、入力端子(317)に所定の信号D13を入力することにより、スイッチ素子SJ(1=1,...,40),SJ(1=441,...,480)(305)が入力端子(315)からの入力信号D12を選択するように傾倒され、スイッチ素子SJ(1=1,...,40)の出力端子Qに接続されている。

1,...,440)(305)がDフリップフロップ702J(1=40,...,439)(207)の出力端子Qに接続されるように傾倒する。これにより、第6図に示すようなゲートパルス印を容易に出力することが可能となる。

ここでは走査線PJ(1=41,...,440)を表示領域(24)として、走査線PJ(1=1,...,40),PJ(1=441,...,480)を非表示領域(25)として表示を行う有効走査線数400の表示モード(第5図参照)について説明したが、入力端子(217)に入力される信号D13により、個々の有効走査線PJの表示モードに対応することができ、また、入力端子(217)に入力される信号D13により、表示位置についても容易に種々変更することができる。

次に、本発明の他の実施例について図面を参照して説明する。

上述した実施例と同様に、第5図に示すように全走査線PJ数480本のうち有効走査線PJ数400本の第2の表示モードについて説明する。

第8図は、本実施例の液晶表示装置の駆動方法の1実施例を示すタイミング図であり、本実施例の液晶表示装置(1)の駆動方法は有効走査線PJ(1=41,42,...,440)を1走査期間毎に順次走査し表示信号(83)を印加した後に、1フレーム期間T₀内の帰線期間T₀内に有効走査線PJ(1=41,42,...,400)以外の走査線PJ(1=1,...,40)を走査して非表示信号(81a)を、更に走査線PJ(1=441,...,480)を走査して非表示信号(81b)を印加するものである。

このように全走査線PJより有効走査線PJが少ない第2の表示モードでは、有効走査線PJ以外の走査線PJを帰線期間T₀内に2分割して非表示信号(81a)、(81b)を印加するものであることも良い。

このようにしても、上述した実施例と同様に液晶表示装置(1)内にフレームメモリ等の記憶素子あるいは時間軸変更手段等を設ける必要なく、容易に個々の有効走査線に対応して表示を行うことができる。

次に、このような駆動を可能ならしめるための液晶表示装置(1)の走査電極駆動回路(401)の一実施例を示す。第9図の走査電極駆動回路の等価回路図を参照して説明する。

第9図において、シリアルパラレル変換回路(403)からの出力により、各スイッチ素子SJ(1=1,2,...,480)(405)は傾倒されるように構成されている。この初期のスイッチ素子SJ(405)は3つの入力端子(421),(425),(427)に接続され、入力D11,D12,D13が選択可能となつていて、他のスイッチ素子SJ(1=2,...,480)(40)は、入力端子(421)に代わり、DフリップフロップD(1=1,2,...,479)(407)の出力Qに接続されている。

また、このDフリップフロップD(407)の出力Qは

(5)

出力バッファ87F ($J=1, 2, \dots, 480$) (409) を介して各走査電極121に接続されと共に、スイッチ素子S2 ($J=1, 2, \dots, 480$) (411) を介して次のスイッチ素子S2 ($J=1, 2, \dots, 480$) (411) の入力となる。このスイッチ素子S2 ($J=1, 2, \dots, 480$) (411) は、スイッチ素子S1 ($J=2, \dots, 480$) と同様にしてリアルラベル変換回路 (409) からの出力によりオン/オフ制御される。

このようにして構成される走査電極駆動回路 (401) のシリアルバイシリアル変換回路 (403) に所定の番号を入力することにより、スイッチ素子 S1J (J = 1, 2, ..., 40) (405) を入力 Q13 に、スイッチ素子 S1J (J = 1, 41, 42, ..., 440) (405) が D1 アッププロパゲーション (J = 40, 41, ..., 439) (407) の出力 Q1 に、更にスイッチ素子 S1J (J = 441, 442, ..., 480) (405) が入力 Q12 に接続される。また、スイッチ素子 S2J (J = 440) (411) のみが接続状態とな

これにより、走査電極 J_1 (21) に一括してゲートバルス(ス印)が印加され、走査線 P_j ($j=1, 2, \dots, 40$) に一括して非反非表示信号 (81b) が印加されることとなる。そして、有効走査信号 (81b) が印加され、 $(j=41, 42, \dots, 440)$ を構成する走査電極 J_j ($j=41, 42, \dots, 440$) (21) には、1走査面毎毎にゲートバルス印が順次印加され、これにより表示信号 (81c) が印加され、1表示画面が構成される。更に、帰線期間 T_2 内に走査線 P_j ($j=441, 442, \dots, 480$) が一括して走査され、非反非表示領域 (25) に非反表示信号 (81a) が印加されることとなる。

本実施例の液晶表示装置の駆動方法を実現するための走査駆動回路(40)として、例えば上述した構成とすることにより、シリアルパラレル変換回路(403)に入力される信号を順次駆定することにより、表示位置を変更することも容易となる。

以上詳述したように、本実施例の液晶表示装置の駆動方法によれば、1フレーム期間Tfの繰返期間Tb内に有効走査線以外の走査線を一括あるいは複数の組に分割して

走査することにより、時間軸の変更等を伴う必要なく、1フレーム期間Tfの帰線期間Tb内に全走査線について走査することが可能となる。

これにより、本発明を実現するための回路構成も非常に容易なものにできる。

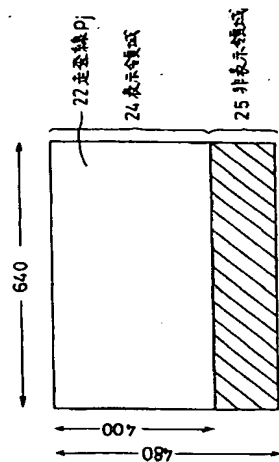
「発明の効果」

上述したように、本発明の液晶表示装置の駆動方法によれば、金走査線であっても有効走査線が少ない表示を行う場合であっても、表示に使用されない走査線について有効期間内に、増設本の走査線と同時に選択し、非表示信号を書き込むことにより、時間軸の変更等を必要としない。このため、装置の大型化あるいは高コスト化を招くことのない各画素の有効走査線数に対応して有効に駆動することが可能である。

【図面の簡単な説明】

第1図は本発明の駆動方法を実現するための一実施例の液晶表示装置の概略構成図、第2図は第1図における液晶表示装置の第2のモードによる表示画面図、第3図は第2のモードによる表示画面を実現するための波形図、第4図は第3図の波形を出力するための走査電極駆動回路の奇数回路図、第5図は他の第2のモードによる表示画面図、第6図は第2のモードによる表示画面を実現するための他の波形図、第7図は第5図の波形を出力するための走査電極駆動回路の奇数回路図、第8図は第5図における走査電極駆動回路の奇数回路図、第9図は第8図の波形を出力するための走査電極駆動回路の奇数回路図である。

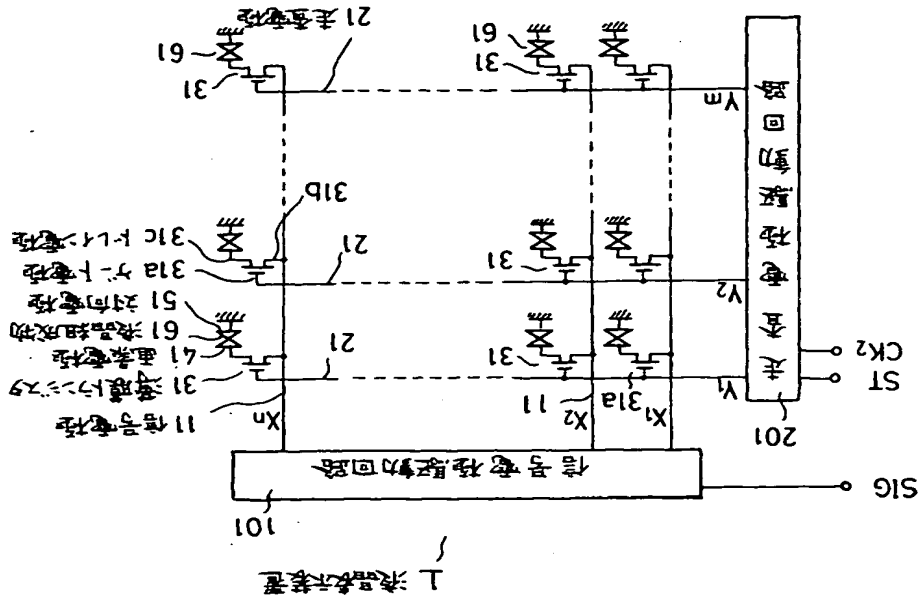
- (1)液晶表示裝置、(11)信号電極
(21)走査電極、(22)走査線
(23) , (25)非表示領域
(24)表示領域
(101)信号電極驅動回路部
(201) , (301) , (401)走査電極驅動回



【第2図】

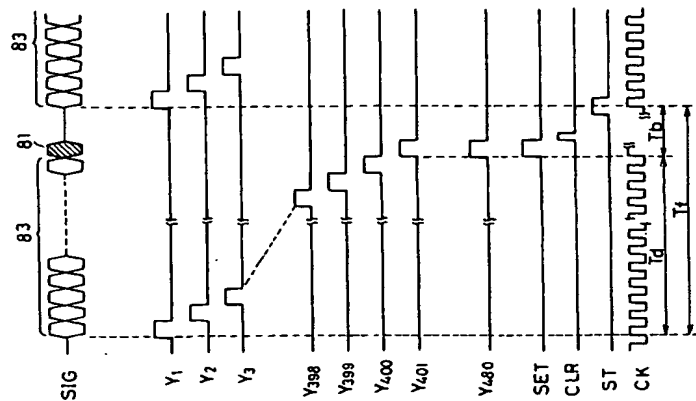


【圖1圖】

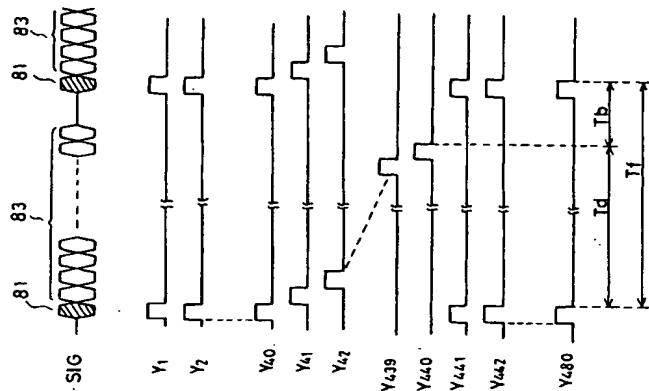


(7)

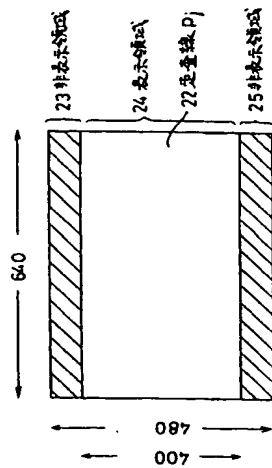
【第3図】



【第6図】

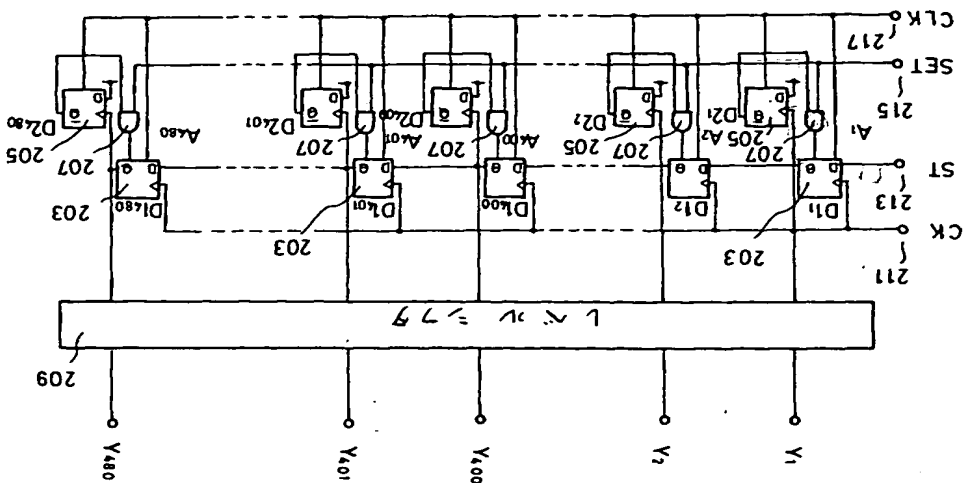


【第5図】



(8)

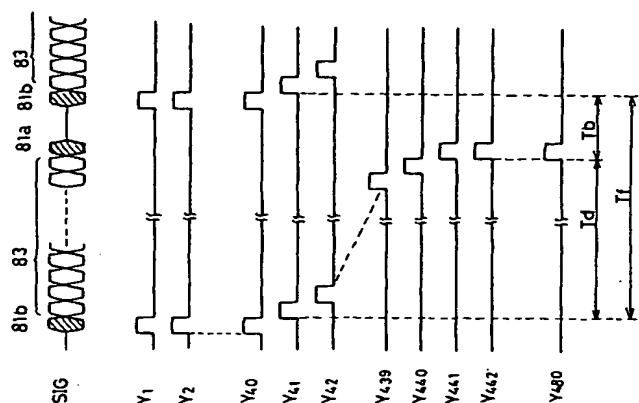
【第4図】



201 走査電圧駆動回路

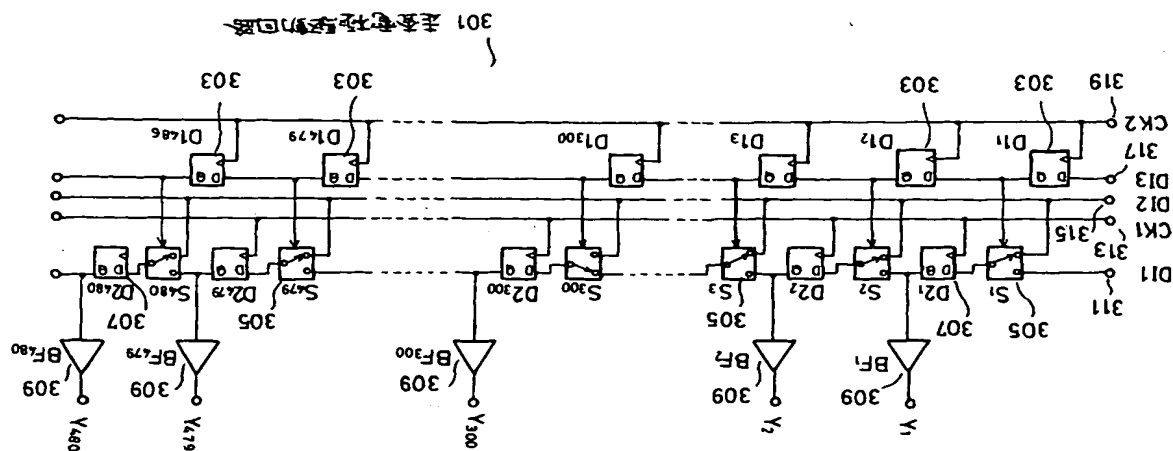
(10)

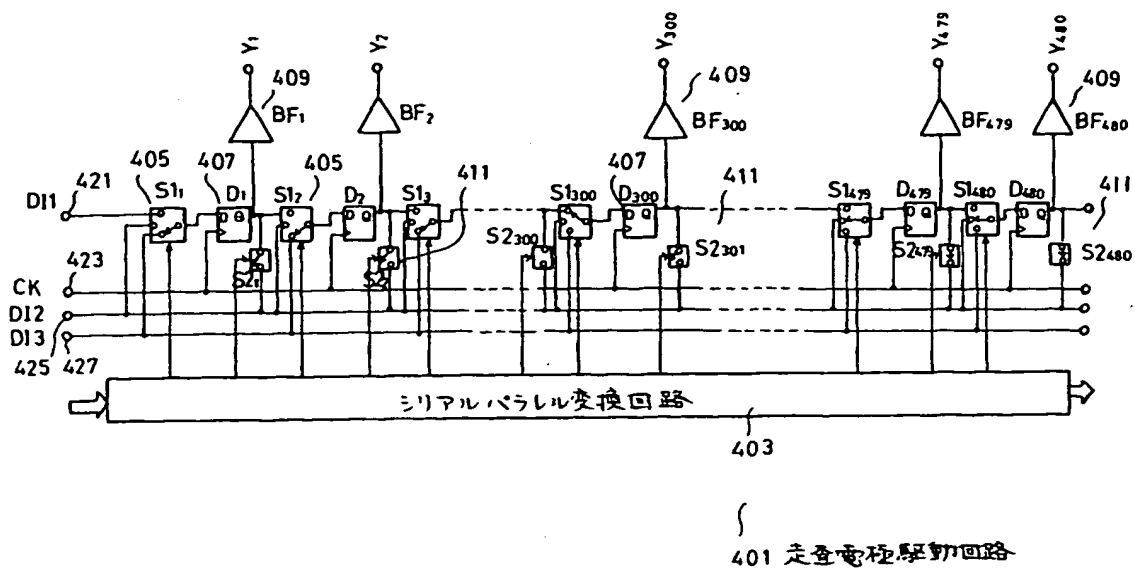
【第8图】



(9)

【第7图】





(11)